

// SIGNALVERARBEITUNGSVORRICHTUNG UND MESSVORRICHTUNG ZUR HOCHPRÄZISEN LAUFZEITMESSUNG ZWEIER SIGNALE

Ref-Nr: TA-PVA1460

Christian Tholen
+49 381 497474-38
c.tholen@pva-mv.de
www.pva-mv.de

HINTERGRUND

Die Laufzeitmessung ist eines der Schlüsselverfahren für die Implementierung von Lokalisierungsalgorithmen. Laufzeitunterschiede von Signalen müssen heutzutage mit hoher zeitlicher Auflösung bestimmt werden, beispielsweise bei der Auswertung von Tomografiesignalen. Zudem spielt die Laufzeitmessung eine wichtige Rolle bei der Untersuchung verschiedenster physikalischen Effekte.

Grobe Laufzeitmessungen für große Zeitdifferenzen erfolgen vorrangig mit zählerbasierten Verfahren, wobei die Auflösung der Laufzeitmessung durch die Taktrate des Zählers begrenzt ist. Feine Laufzeitmessungen für kleine Zeitdifferenzen werden entweder mit analogen Verfahren oder unter Verwendung sogenannter Tapped Delay Lines (TDLs) durchgeführt. TDLs bieten den Vorteil einer rein digitalen und somit preiswerten Umsetzung.

ENTWICKLUNGSSTAND

Machbarkeit

PATENTSITUATION

DE DE 10 2017 110 208.6
anhängig

PROBLEMSTELLUNG

Um die Koinzidenz der Signale A, B und C zu bestimmen, werden zunächst A und B mittels des oben beschreibenden Koinzidenzdetektor verglichen. Zeitgleich wird mit einem weiteren Detektor die Signale B und C verglichen. Melden nun beide Sensoren zeitgleich eine fallende Signalflanke, so liegt bei A, B und C gleichzeitig eine fallende Signalflanke vor. Somit ergibt sich für eine Anzahl von n -Signalen, die Anzahl von $n-1$ Detektoren. Zusätzlich besteht die Schaltung aus n -UND-Gattern, sowie $2 \times 2 \times n$ -NOR-Gattern. Dieses Prinzip bedeutet einen hohen Schaltungsaufwand für eine steigende Signalanzahl.

CATEGORIES

//Bildgebende Verfahren //Elektrische Schaltungen //Datenübertragung

LÖSUNG

Um den Schaltungsaufwand für mehrere Signale erheblich zu reduzieren wird nun der bekannte Koinzidenzdetektor modifiziert. Die im Detektor enthaltenen Logikgatter werden so aufgebaut, dass sie einen Eingang für jedes zu vergleichende Signal aufweisen. Somit reicht ein speziell angepasster Sensor für eine beliebige Anzahl an Signalen aus. Für jedes der angeschlossenen Signale wird zunächst mittels eines NOR-Gatters das Vorhandensein einer fallenden

Signalflanke detektiert und an ein UND-Gatter weitergeleitet. Stellt dieses Gatter nun bei allen Eingängen, also bei allen Signalen, gleichzeitig eine fallende Signalflanke fest, so leitet es ein Signal an ein angeschlossenes RS-Latch weiter. Dieses Bauteil speichert dieses Ereignis für eine weitere Auswertung ab. Im Ergebnis erhält man einen Koinzidenzdetektor mit geringerem Schaltungsaufwand für mehrere Signale als bei dem bekannten.

VORTEILE

- Verwendung von anderen Logik-Gattern möglich
 - Verringerung des Schaltungsaufwands
-

ANWENDUNGSBEREICHE

Messtechnik

Medizintechnik

Computertomographie

Magnetresonanztomographie

SERVICE

- Verkauf
 - Lizenzierung
 - Entwicklungskooperation
-

PUBLIKATIONEN & VERWEISE

Joost, Ralf, and Ralf Salomon. "CDL, a precise, low-cost coincidence detector latch." *Electronics* 4.4 (2015): 1018-1032. Link: www.mdpi.com/2079-9292/4/4/1018

Salomon, Ralf, and Ralf Joost. "PCDA—A massively parallel, scalable, precise, FPGA-based coincidence detector array." *Control and Automation (ICCA), 2016 12th IEEE International Conference on*. IEEE, 2016. Link: ieeexplore.ieee.org/abstract/document/7505357/

